

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representation of  
The original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-022318

(43)Date of publication of application : 21.01.1997

(51)Int.Cl.

G06F 1/04  
G06F 1/06  
G06F 15/78

(21)Application number : 07-170675

(71)Applicant : HITACHI LTD

(22)Date of filing : 06.07.1995

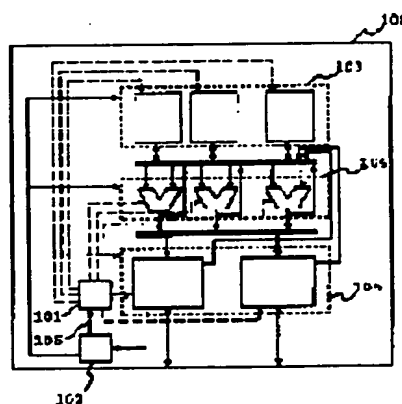
(72)Inventor : NISHIYAMA HIROYASU  
KIKUCHI SUMIO  
MORI NORIYASU  
NISHIMOTO SATORU  
TAKEUCHI YOICHI

## (54) PROCESSOR AND CONTROL METHOD THEREFOR

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To reduce the power consumption by changing the input clock of hardware resources according to a clock changing instruction and setting a low clock.

**SOLUTION:** The processor 100 has a clock control circuit 101 for controlling the input clocks to respective hardware resources. Plural register files 103, computing elements 104 and cache memories 105 are connected to the clock control circuit 101 by clock inputs respectively expressed by broken lines. Besides, an instruction decoder 102 performs instruction processing similar to a usual microprocessor while using the computing elements 104 or the like and when a clock control instruction is recognized, the number of the hardware resource as a clock changing object and the frequency value of a clock to be changed or a control signal showing a number expressing the frequency value are sent through a signal line 106 to the clock control circuit 101 so that the frequency of the input clock to the designated hardware resource can be changed.



(19)日本国特許庁 (J P) (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-22318

(43)公開日 平成9年(1987)1月21日

(5)Int.Cl.		P I		技術表示箇所	
G 0 6 F	1/04	G 0 6 F	1/04	3 0 1 C	3 0 1 C
	1/06		15/78	5 1 0 P	
15/78	5 1 0	1/04	1/04	3 1 0 A	3 1 0 A

審査請求	未請求	請求項の数	5	OL (全 7 頁)
------	-----	-------	---	------------

(21)出願番号	特開平7-170675	(71)出願人	000005108
(22)出願日	平成7年(1985)7月6日	株式会社日立製作所	
		東京都千代田区神田墨田区台町4丁目6番地	
		西山 博幸	
		神奈川県川崎市東区王様寺1089番地 株	
		式会社日立製作所システム開発研究所内	
		菊池 純男	
		神奈川県川崎市東区王様寺1089番地 株	
		式会社日立製作所システム開発研究所内	
		森 敏宏	
		神奈川県川崎市東区王様寺1089番地 株	
		式会社日立製作所システム開発研究所内	
(74)代理人	伊理士 小川 勝男		

(54)【発明の名】 プロセッサ及びその制御方法

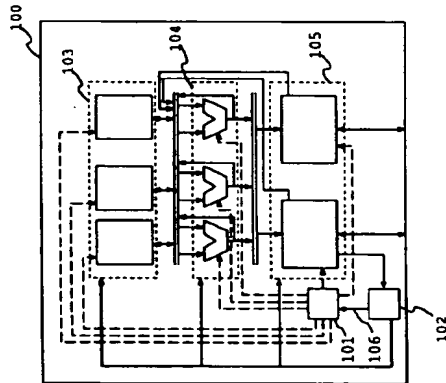
(57)【要約】

【目的】 マイクロプロセッサの消費電力を実行性能を低下することなく削減し、実行に必要なハードウェア資源の最大動作サイクルで処理を行なう。

【構成】 マイクロプロセッサを構成する各ハードウェア資源への入力クロックのサイクル数を命令によって個別に変更することを可能にし、コンパイラによって実行に不要であると判断されたハードウェア資源への入力クロックを低下あるいは停止する命令を挿入する。また、実行に必要なハードウェア資源のクロックサイクルを全ハードウェア資源の最大動作周波数とする。

【効果】 消費電力の低減と命令の高速な実行に有効である。

図1



(2)

【特許請求の範囲】

【請求項1】 プログラムに含まれるクロック制御命令に基いて、プロセッサを構成する各ハードウェア資源、及び前記ハードウェア資源に対する入力クロックのクロック周波数を指定する制御信号を出力するデコーダ、前記制御信号に基づいて、前記指定されたハードウェア資源に対してクロック周波数を変更するクロック制御手段を有するプロセッサ。

【請求項2】 前記クロック制御手段は、プロセッサを構成するハードウェア資源の各々に対する入力クロックの周波数を命令によって複数の周波数から選択して変更する手段、動作が必要であるか低周波数のクロック周波数による動作で良いハードウェア資源に対する入力クロックを低くする手段、あるいは命令の高速な動作に必要なハードウェア資源に対する入力クロックの周波数のみを高く設定する手段のいずれかを有することを特徴とする請求項1記載のプロセッサ。

【請求項3】 前記ハードウェア資源への入力クロックの周波数を個別に変更可能なクロックを前記ハードウェア資源の各々に設けたことを特徴とする請求項1記載のプロセッサ。

【請求項4】 プログラムのコンパイル時に、各命令の実行のために必要なプロセッサのハードウェア資源の利用状態を調べ、前記利用状態に基づいて前記ハードウェア資源の各々の入力クロックのクロック周波数変更命令をオブジェクトコードに挿入し、前記プログラムコードを実行することを特徴とするプロセッサの制御方法。

【請求項5】 プログラムに挿入したクロック制御命令に基いて、プロセッサを構成する各ハードウェア資源毎にクロック周波数制御する手段を有することを特徴とするプロセッサ。

【発明の詳細な説明】  
【0001】  
【産業上の利用分野】 本発明は、マイクロプロセッサにおける消費電力の削減方法、高速実行方法、およびプログラム言語のコンパイラにおける消費電力の制御方法に関する。

【0002】  
【従来の技術】 一般に、マイクロプロセッサはCMOS回路で構成されるため、プロセッサの消費電力はプロセッサのクロック周波数に比例して増加することとなる。このため、以下に示すように、これまでに幾つかの消費電力削減方法が考案されている。

【0003】 (1)特開平3-51902の「データ処理装置」では、ハードウェアによりプロセッサの負荷を検出し、負荷が低い場合にプロセッサ全体のクロック周波数を低く変更する手段を具備することによって消費電力を削減する方法が述べられている。

【0004】 (2)特開平3-10306の「マイクロプロセッサ」では、パイプライン処理を行なうプロセッサにおいて、命令をデコードした時点で、その実行に必要となる機能ブロックを特定し、当該機能ブロックに対してのみクロックを供給する方式が述べられている。

【0005】 (3)特開昭51-38426の「クロック周波数制御機能付マイコンコンピュータ」では、命令によりマイクロプロセッサ全体の動作周波数を切替可能とする手段が述べられている。

【0006】 こうしたマイクロプロセッサへの入力クロックの最大値は、同一のクロックを分配して使用する構成を採ることから、一般に、各ハードウェア資源を構成する回路間の遅延を考慮して、実行に矛盾が生じないように、動作周波数の最も低いハードウェア資源の動作周波数に合わせて決定される。

【0007】  
【発明が解決しようとする課題】 処理の負荷によってプロセッサ全体のクロック周波数を変更する上記(1)および(2)の従来技術では、プロセッサ全体のクロック周波数を変更するため、プロセッサの負荷が低い処理に対しては消費電力を削減することができないという問題点があった。

【0008】 また、上記(1)および(2)の従来技術では、クロック発生装置の制御をハードウェアによって行なわなくてはならなかったため、クロック制御のためのハードウェアが複雑化するという問題点があった。

【0009】 また、上記(2)の従来技術では、命令で利用しない機能ブロックへはクロックの供給を停止してしまふので、クロック供給によって信頼性を保つよう回路に対して消費電力を削減することができないという問題点がある。

【0010】 さらに、上記のように、従来のプロセッサの入力クロックは動作周波数の最も低いハードウェア資源に合わせて設定され、当該回路を使用しない処理を行なう場合でも、クロック周波数が低い周波数に設定されてしまうという問題があった。

【0011】 本発明の目的は、ハードウェアを複雑化することなく、処理の負荷が高いか低いかに関わらず、消費電力を削減することを可能とし、かつ、高速に命令を実行するプロセッサおよびその制御方法を提供することにある。

【0012】  
【課題を解決するための手段】 本発明の目的を達成するため、本発明では、(1)CPUを構成するレジスタファイルや演算器といったハードウェアを構成する各ハードウェア資源に対するクロック入力線を個別に命令によって制御する機構をプロセッサに設け、(2)コンパイラによって、プログラムの各命令の実行に必要とするハードウェア資源をコンパイル時に検出し、この結果に基づいてプログラムの実行に不要なハードウェア資源へのクロック入力を停止あるいは低周波数に設定する命令を生成する

(3)

ことにより、実行性能を低下することなく、プロセッサの消費電力を低下させると共に、規格動作周波数の低いハードウェア資源を使用しない場合には、より高い周波数で高速にプロセッサを動作させることを可能とする。

【0013】

【作用】本発明のプロセッサ及びその制御方法によれば、プロセッサの動作の実行に不都合はいは高速性が要求されないハードウェア資源の周波数、コンパイラが個別に低く設定することにより、プロセッサ全体の消費電力を低く抑えることができる。この際、他のハードウェア資源に対する入力クロックの周波数は影響を受けないので、プロセッサの処理速度を低下させることなく消費電力を削減することができる。

【0014】また、特定の周波数以上の入力クロックでは動作しないハードウェア資源を利用する必要がある場合には、他のハードウェア資源をより高速な周波数で動作させることによりプロセッサの処理速度を上昇することができ。

【0015】上述のように、本発明ではプログラムの各命令の実行に必要とするハードウェア資源をコンパイラ時に検出し、各ハードウェア資源の入力クロックの周波数を命令によって制御する。このため、上記機能を実現するために、各機能ユニットのクロックを制御するクロック制御回路を追加し、各機能ユニットのクロックを変更する命令を認識し、各クロック制御回路を動作させる機能命令デコードに追加するだけであるので、多量のハードウェアは必要としない。

【0016】

【実施例】以下、図面を参照しながら本発明の一実施例について説明する。本実施例では、適用対象として多量形式の命令によって複数のハードウェア資源を同時あるいは個別に制御可能なVLIW(超多長命令)形式のプロセッサを説明する。ただし、本発明はVLIW形式のプロセッサに適用対象を限定するものではなく、通常のISCおよびCISC型プロセッサへも適用できる。

【0017】図1は本発明を適用したマイクログプロセッサの例である。プロセッサ100は、各ハードウェア資源への入力クロックを制御するクロック制御回路101を有する。複数のレジスタファイル103、演算器104、キャッシュメモリ105は、各破線で表されているクロック入力によってクロック制御回路101に接続されている。また、命令デコード102は、演算器104等を用いて通常のマイクログプロセッサと同様な命令の処理を行なうと共に、クロック制御命令を認識した場合には、クロック制御回路101に、クロック変更対象のハードウェア資源の番号と変更するクロックの周波数値あるいは周波数値を表す番号を示す制御信号とを信号線106を通して送り、指定されたハードウェア資源の入力クロックの周波数を変更する。

【0018】このように、本発明ではこれらハードウェア

ア資源への入力クロック周波数を、クロック制御回路101を制御する命令を実行することにより個別に変更することができると特徴とする。

【0019】図1に示すハードウェアにより、例えば、メモリ参照を抑制する処理を実行する場合、クロック制御回路101からキャッシュメモリ104への入力クロックを停止あるいは低下する。上記のように、CISCプロセッサの場合、消費電力はクロック周波数に比例して増加するため、これによりキャッシュメモリ104によって消費される電力を削減することができる。

【0020】また、本実施例でキャッシュメモリ104の最大動作周波数が100MHz、その他のハードウェア資源の最大動作周波数が200MHzであるとする、キャッシュメモリへのアクセスを行なう処理では、各ハードウェア資源の最大動作周波数が200MHzとし、キャッシュメモリ以外のアクセスを行なう処理では、キャッシュメモリへのハードウェア資源の入力クロック周波数を200MHzとすることにより、キャッシュメモリへのアクセスを行なう必要がない処理では通常の2倍の速度で処理を行なうことができる。

【0021】図2はクロック制御回路101の1つの実施例である。本実施例では、周波数の異なる複数のクロック発生器201が各ハードウェア資源202の入力クロック回路結合され、信号線106を介して1つの命令によって選択可能なスイッチ203により相互に接続されている。命令によりこれら複数の接続関係を切替えることにより、各ハードウェア資源の入力クロックを変更することが可能になる。また、ハードウェア資源202をクロック発生器201と接続しなければ、当該ハードウェア資源の入力クロックは停止状態となる。クロック制御回路101を実現する際に、ここで述べた方法以外にも、複数種類の分周可能なクロックをハードウェア資源毎に用意するなどの方法を用いることもできる。

【0022】図3は指定ハードウェア資源の周波数を変更する命令の一実施例である。この命令では、レジスタファイル103、演算器104、キャッシュメモリ105など、プロセッサを構成するハードウェア資源に対して、資源指定オペランド301で指定された資源の入力クロック周波数を、クロック周波数指定オペランド302で指定された周波数に変更する。

【0023】本命令を特殊化した形態として、上記クロック周波数を変更する命令で設定可能な周波数を例えば0Hzとプロセッサ全体の最大動作周波数の2種に限定した場合、図4に示すような2つの命令を考えると、図4の例では、資源指定オペランド403に指定したハードウェア資源に対するクロック入力を開始する命令401と、資源指定オペランド404に指定したハードウェア資源に対するクロック入力を停止する命令402によって、あるハードウェア資源の使用を開始する前にクロック入力を開始し、ハードウェア資源の使用が終了した時

(4)

点でクロック入力を停止することにより、消費電力を削減することができる。

【0024】図5は、図3又は図4に示したクロック周波数を変更する命令を生成するためのコンパイラの命令生成部の構成図である。図5において、クロック周波数変更命令の挿入部500は、クロック周波数変更命令を含む中間語503を入力し、クロックサイクル変更命令を含んだ中間語505を出力する。ここで、資源利用表504は、プログラム実行の同サイクル目での様々なハードウェア資源が利用されるかという情報を記録した表である。クロック周波数変更命令の挿入部500では、資源利用表504によって入力中間語に対する資源利用表504が作成され、表504を参照してクロック制御命令挿入部502によってクロック周波数変更命令を挿入した中間語505が生成される。

【0025】図6は資源利用表504の例である。図6で、横軸はクロックを制御可能なハードウェアの各資源を渡し、縦軸は実行の各サイクルを表している。図6で、丸がついている欄は当該サイクルで当該ハードウェア資源が使用されることを表している。

【0026】図7は、図5の資源利用表生成部501のフローチャートである。資源利用表生成部501において1つ選択し、ステップ703で、選択した命令がプログラム実行の各サイクルで使用するハードウェア資源を資源利用表504に記憶する。次に、ステップ704では、中間語に未処理命令が残っているステップ702を再度実行し、なければ処理を終了する(ステップ705)。

【0027】図8は、図5のクロック制御命令挿入部502のフローチャートである。クロック制御命令挿入部502では、まず、ステップ801で処理を開始し、ステップ802で未処理のハードウェア資源を1つを選択する。ステップ803では、選択した資源に関して資源利用表を参照して、当該資源が未使用であるサイクルの区間を求める。ステップ804では、資源の未使用サイクルがクロックの変更を要するサイクル数よりも多いかどうか確かめ、資源の未使用サイクル数が多ければステップ805へ、少なければステップ806へ制御を移す。ステップ805では、求めた未使用区間の最初に当該ハードウェア資源のクロック周波数を低下する命令を挿入し、未使用区間の最後にクロック周波数を元に戻す命令を挿入する。ステップ806では、当該ハードウェア資源の未使用区間がまだ残っているかどうか確かめ、残っていればステップ803へ、残っていない場合はステップ807へ制御を移す。ステップ807では未処理のハードウェア資源が残っているかどうか確かめ、残っていればステップ802へ制御を移す。

し、残っていない場合はステップ808へ制御を移して処理を終了する(ステップ808)。

【0028】例えば、図9(a)に示すようにハードウェア資源A、Bがクロック制御可能で、ループ902ではハードウェア資源Aのみを使用し、ループ入口901とループ出口903ではハードウェア資源A、Bを使用している。すると、上記方法により資源利用表からループポジットと、上記方法により資源利用表からループポジット(b)に示すように、ループ入口の直前に資源Bのクロック周波数を低下する命令904が挿入され、ループ出口の直後に資源Bのクロック周波数を元に戻す命令905が挿入される。これにより、ループ902の実行中において、ハードウェア資源Bによって消費される電力を削減することができる。

【0029】なお、クロック制御命令挿入部502の処理では、未使用ハードウェア資源による電力消費を可能限り削減するよう、クロック制御命令を挿入しているが、同時実行可能な命令の制限からクロック制御命令の挿入により実行サイクル数が増加してしまう場合もある。このような場合には、図8のステップ805でクロック制御命令を挿入する際に、サイクル数が増加するか否かを確かめれば良い。

【0030】

【発明の効果】マイクログプロセッサを構成する各ハードウェア資源が処理に必要な場合、各ハードウェア資源の入力クロックをクロック変更命令によって変更して低いクロックを設定することにより、消費電力を削減することができる。また、一定サイクル以上では動作しないハードウェア資源を使用する必要がない場合には、当該ハードウェア資源以外のハードウェア資源のクロック周波数を高く設定することにより処理を高速化することができ。

【図面の簡単な説明】

【図1】本発明を適用したプロセッサの例である。  
【図2】クロック制御回路の例である。  
【図3】クロック制御命令の例である。  
【図4】特殊化したクロック制御命令の例である。  
【図5】コンパイラのクロックサイクル変更命令生成部の構成図である。  
【図6】資源利用表の例である。  
【図7】資源利用表生成部のフローチャートである。  
【図8】クロック制御命令挿入部のフローチャートである。

【図9】クロック制御命令の使用例である。

【符号の説明】

101…クロック制御回路、102…命令デコード、103…レジスタファイル、104…演算器、105…キャッシュメモリ



(7)

フロントページの続き

(72)発明者 西本 啓  
神奈川県川崎市麻生区王禅寺1093番地 株  
式会社日立製作所システム開発研究所内

(72)発明者 竹内 洋一  
神奈川県川崎市麻生区王禅寺1093番地 株  
式会社日立製作所システム開発研究所内